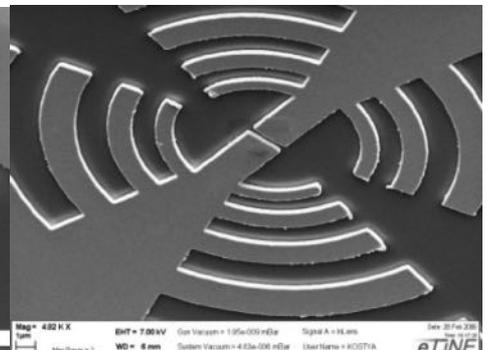
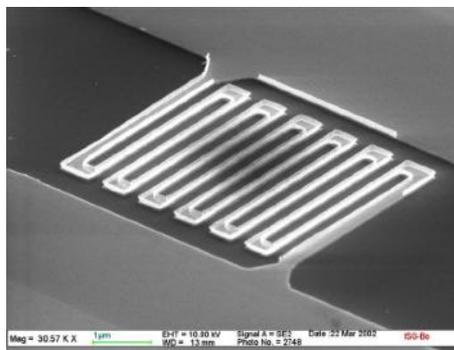
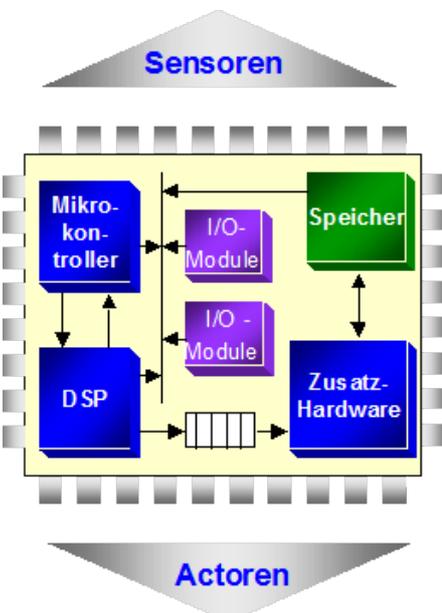


Studienmodell 21 System-on-Chip



Institut für Technik der
Informationsverarbeitung (ITIV)

Prof. Dr.-Ing. Dr. h.c. Jürgen Becker
Prof. Dr.-Ing. Eric Sax
Prof. Dr. rer. nat. Wilhelm Stork

Institut für Mikro- und Nano-
elektronische Systeme (IMS)

Prof. Dr. rer. nat. habil. Michael Siegel

Masterstudium System-on-Chip - Schwerpunkte

Interesse?

Fragen Sie uns, wir helfen gerne weiter.

Sie finden uns

ITIV im Geb. 30.10 am Campus Süd.

IMS im Geb. 06.41 am Campus Süd Standort West.



Masterstudium System-on-Chip - Schwerpunkte

Die enormen technologischen Fortschritte der letzten Jahrzehnte im Bereich der Halbleitertechnologien ermöglichen die mikroelektronische Integration komplexer Hardware/Software Systeme auf einem einzigen Chip, so genannte *System-on-a-Chip* (SoCs). Eine typische Architektur besteht hierbei aus Mikrocontroller-, DSP-, ASIC-, sowie aus rekonfigurierbaren als auch analogen Hardwarekomponenten. Im Zuge des SoC-Entwurfs müssen weitreichende Eigenschaften und Randbedingungen bzgl. der Funktionalität und der verwendeten Technologien für das SoC-Design für die jeweils betrachteten Anwendungen identifiziert und untersucht werden. Dies gilt insbesondere im Hinblick auf Flexibilität (Risikominimierung!), Chipflächenbedarf (Kosten!), Leistungsaufnahme (Mobilität von Endgeräten!) und Datendurchsatz (Performance!). Durch die hochintegrierte Single-Chip-Lösung kommt der Begriff System in diesem Zusammenhang besonders zum Tragen, da der Ingenieur sich mit vielfältigen Aspekten des Zielsystems während des Entwurfsprozesses auseinandersetzen muss.

Das **Studienmodell 21 - "System-on-Chip"** zielt auf die Studierenden ab, die sich mit Aufgaben aus der Theorie und Praxis des Systementwurfs anwendungsorientierter integrierter Schaltungen, wie sie heute in modernen Unternehmen der Mikroelektronikindustrie existieren, auseinandersetzen wollen. Dabei erlernen sie Grundlagen zur Herstellung höchstintegrierter Schaltkreise, die Funktion und den Aufbau von modernen integrierten Analog- und Digitalschaltkreisen wie logische Gatter, Flipflops,

analoge Verstärkerschaltungen, um ein Bottom-Up Design vom Transistor zur komplexen Schaltung realisieren zu können und den Umgang mit CAD-Werkzeugen für den Designablauf integrierter Systeme, wie z.B. Cadence® Design Systems, die dem modernsten Stand der Technik entsprechen. Ausgehend von der Verhaltensbeschreibung in einer Hardwarebeschreibungssprache, bis zur Synthese und Optimierung der Gatternetzliste und der Generierung des physikalischen Layouts in heutiger Standardzellen-Technologie wird der Top-Down Entwurf aufgezeigt. Damit sollen die Studierenden optimal auf ihren späteren Einsatz in verschiedenen Bereichen der Mikroelektronik-Industrie vorbereitet werden.

Die notwendigen Grundlagen werden in den Vorlesungen ausführlich behandelt. Das feste Modellfach **Systems & Software Engineering (SSE, in englisch)** vermittelt einen Überblick und Grundlagen des Entwurfsablaufs für alternative Realisierungen sowohl von elektronischen Systemen als auch der zugehörigen Software. Eine Einführung in Schaltkreistechnologien und Herstellungsprozesse gibt die Vorlesung **VLSI-Technologie (VLSI)**. Einen Überblick über Verfahren des rechnergestützten Schaltungsentwurfs, gebräuchlichster Algorithmen, Konzepte der High-Level- und Logiksynthese liefert die Vorlesung **Hardware Synthese und Optimierung (HSO)**. Die Vorlesung **Design digitaler Schaltkreise (DDS)** konzentriert sich auf den Aufbau digitaler Grundelemente wie Gatter, Registerbausteine und Speicherzellen sowie weiteren entwurfstechnischen Konzepte

wie Taktverteilung für synchrone Schaltungen. Entwurf analoger Schaltungen und Schaltungselemente unter Berücksichtigung des Frequenzverhaltens und notwendiger Stabilitätskriterien werden im Rahmen der Vorlesung **Design analoger Schaltkreise** (DAS) behandelt. Die Verdeutlichung des Entwurfsablaufs unter Anwendung kommerzieller Entwurfswerkzeuge sowie der zugrunde liegenden Hardwarebeschreibungssprachen ist Inhalt der Vorlesung **Hardware Modelling and Simulation** (HMS). Das **Praktikum „Entwurf Digitaler Systeme“** rundet das Angebot der Pflichtveranstaltungen durch praktische Übungen ab, in dem im Rahmen dieses Labors mittels FPGA-Logik die Bildverarbeitung der Kameradaten zur Bewegungssteuerung des autonomen TivSeg-Systems erstellt wird..

Zu den wählbaren Modellfächern gehören die Vorlesungen wie **Hardware Software Codesign, Software Engineering, Mikrosystemtechnik, Integrierte Systeme und Schaltungen** und **Nanoelektronik**. Darüber hinaus werden Praktika wie z.B. das **Praktikum Schaltungsdesign mit FPGA** angeboten um die praktischen Fertigkeiten weiter auszubauen.

Daneben werden Seminare angeboten, die das selbständige Erarbeiten eines technischen Themas, das Halten eines Vortrags und das Erstellen von Präsentationsmaterial zum Inhalt haben wie die Seminare **Eingebettete Systeme** und **Eingebettete Schaltkreise und Detektoren**. Die erlernten Methoden des Chip- und Systementwurfs werden auf Basis modernster kommerzieller und industriell eingesetzter Soft- und Hard-

ware an komplexen Aufgabenstellungen im Rahmen des **Praktikum Software Engineering** (PSE) praxisrelevant angewendet. Programmiersprachen wie C/C++ und Java sowie objektorientierte Methoden werden anhand der Entwicklung eines diskret-kontinuierlichen Simulators im *Software Engineering Laboratory* vertieft.

In den Laboren spielen ebenso wie in den **Seminaren** Team- und Kommunikationsfähigkeiten eine große Rolle. Die Bearbeitung umfassender Projekte ist Gegenstand der Team-Studienarbeiten und Team-Masterarbeiten. Von den Studenten wird Spaß am Entwurf mikroelektronischer Systeme erwartet, wobei insbesondere Kreativität und Engagement gefragt sind.

Die **Forschungsthemen** des Instituts für Technik der Informationsverarbeitung reichen von der Entwicklung von Entwurfsmethoden über deren Umsetzung in Werkzeugen bis hin zur Anwendung der Methoden, zum Beispiel:

- ✓ System-on-Chip / Kommunikationstechnik.
- ✓ Adaptiv rekonfigurierbare Prozessorarchitekturen.
- ✓ Rapid Prototyping / Automotive.
- ✓ Entwurfsmethodik und Simulation eingebetteter Echtzeitsysteme.
- ✓ Hardware-in-the-Loop und automatisiertes Testen.
- ✓ Ubiquitous & Wearable Computing, Telematik.
- ✓ Optische Sensorik und Messsysteme in Medizin- und industrieller Messtechnik, Optikdesign.

Die **Forschungsschwerpunkte** des Instituts für Mikro- und Nanoelektronische Systeme reichen von Entwicklung und Design integrierter Schaltungen über die technologische Herstellung spezieller integrierter Schaltkreise und Sensoren bis hin zur messtechnische Charakterisierung und Funktionstests, zum Beispiel:

- ✓ System-on-Chip – Lösungen mit konventionellen und neuartigen Bauelementen.
- ✓ Simulation und Aufbau von Hochfrequenzschaltkreisen.
- ✓ Nanobauelemente für Quantencomputing.
- ✓ Elektronenstrahl-Lithographie.
- ✓ "System-on-Chip" Funktionstests.
- ✓ Analyse passiver und aktiver Bauelementestrukturen von DC bis 67 GHz.

Die Absolventen des Modells 21 „System-on-Chip“ beherrschen neben der Fähigkeit zur konsequenten Anwendung von Methoden und Werkzeugen für den Entwurf komplexer mikroelektronischer Systeme auf einem Chip auch Software Fertigkeiten die systemorientierte, **fachübergreifende Betrachtungsweise**, um modernste Produkte der Informationstechnik effizient, markt-, zeit- und kostengerecht entwickeln zu können. Der Schwerpunkt des Studienmodells 21 ist neben den Hardwareaspekten auch in heute vermehrt notwendigen Kenntnissen im Software Engineering zu sehen.

Institutsdaten ITIV

Institut für Technik der Informationsverarbeitung
Prof. Dr.-Ing. Dr. h.c. Jürgen. Becker
Prof. Dr.-Ing. Eric Sax
Prof. Dr. rer. nat. Wilhelm Stork
Engesserstraße 5, Geb. 30.10
D-76131 Karlsruhe
Tel. (0721) 608-42501
Fax (0721) 608-42511
WWW <http://www.itiv.kit.edu>

Institutsdaten IMS

Institut für Mikro- und Nanoelektronische Systeme
Prof. Dr. rer. nat. Michael Siegel
Hertzstraße 16, Geb. 06.41
D-76131 Karlsruhe
Tel. (0721) 608-44961
Fax (0721) 607-75 79 25
WWW <http://www.ims.kit.edu>

Studienberatung am ITIV

Dipl.- Ing. Stephanie Friederich
M. Sc. Andreas Lauber
Sprechzeit: nach Vereinbarung
Email: modellberatung@itiv.kit.edu

Studienberatung am IMS

Dr.-Ing. Stefan Wunsch
Sprechzeit: nach Vereinbarung, Raum 109
Email: stefan.wuensch@kit.edu

Lehrveranstaltungen der Institute

Feste Modellfächer

ITIV / IMS

✓ **Systems and Software Engineering (SSE)**

2+1 SWS, WS, ITIV

Einführung in Systems + SW+HW Eng., Realisierungsalternativen, Technology Roadmaps, Lebenszyklus-Prozesse, QFD, Software Engineering, Notationen, SA/RT, OO-AD, UML, SW-Test, RTOS, DBK.

✓ **HW. Modelling and Simulation (HMS)**

2+1 SWS, SS, engl., ITIV

Hardwarebeschreibungssprachen: VHDL, System C, Spice, VHDL-AMS, HW/SW Co-simulation, Rapid Prototyping, Saalübung + freie Rechnerübungen: Spice, VHDL.

✓ **Hardware Synthese und Optimierung (HSO)**

3+1 SWS, SS, ITIV

Entwurfsablauf bei rechnergestütztem Schaltungsentwurf, Algorithmen, Entwurfsmethoden der verschiedenen Architekturen, High-Level- Registertransfer- und Logik-Synthese, Physikalische Entwurfsverfahren.

✓ **VLSI Technologie (VLSI)**

2+0 SWS, WS, IMS

Schaltkreistechnologien für VLSI, Umsetzung des Entwurfes in die technologische Ebene, Herstellungsverfahren und Prozesse, Aufbau von Basiszellen, Grenzen der Halbleitertechnologie, nanoelektronische Ansätze.

✓ **Design analoger Schaltkreise (DAS)**

2+1 SWS, WS, IMS

Vorlesung: Integrierte Anlogschaltungen, Schaltungselemente für Operationsverstärker, Design der Eingangs- und Ausgangsstufen, Stromspiegel und Stromquellen, Frequenzverhalten unter Berücksichtigung der Stabilitätskriterien, Optimierung der Eigenschaften.

Übung: Grundlagen des analogen Schaltungsdesigns anhand praxisnaher Beispiele.

✓ **Design digitaler Schaltkreise (DDS)**

2+1 SWS, SS, IMS

Vorlesung: Aufbau integrierter Digitalschaltkreise, Schaltungskomponenten zur Speicherung und Übertragung von Informationen, FET, CMOS-Inverter, statische und dynamische Gatter, Design digitaler Basiszellen, Taktverteilung für synchrones Schalten, BiCMOS Ausgangsstufen.

Übung: Design digitaler Grundschaltungen (Inverter, NAND, NOR), Übertragungskennlinie, Einstellung des Schaltpunkts, Speicherbauelemente, Layout von Basiszellen.

✓ **Praktikum Entwurf Digitaler Systeme (PES)**
oder

Digital Hardware Design Laboratory (DHL)

0+4 SWS, SS, ITIV

Entwurf von Automaten / Programmen für programmierbare Logikbausteine; Realisierung einer CPU mittels VHDL, Statecharts, Blockdiagramme, Codegenerierung.

Vom ITIV angebotene wählbare Modellfächer

✓ **Hardware/Software Codesign (HSC)**

2+1 SWS, WS

Zielarchitekturen für HW/SW-Systeme (DSP, Mikrokontroller, ASIPs, FPGAs, ASIC, System-on-Chip), Abschätzung der Entwurfsqualität, Hardware- und Software-Performanz, Hardware/Software, Partitionierungsverfahren, Interface- und Kommunikationssynthese, Co-Simulation, Leistungsanalyse.

✓ **Software Engineering (SE)**

2+0 SWS, WS

Anforderungen, Notation, SW-Architektur, SW-Änderungen, SW-Impl., SPICE, CMM, SW-Test, Middleware, (DB, RTOS).

✓ **Praktikum Software Engineering (PSE)**

0+4 SWS, SS

Anforderungen, Objektorientierte Analyse und Design (C++, UML), Einführung in die Echtzeitprogrammierung, Einsetzen von Echtzeit-Frameworks, Multi-Plattform-Entwicklung für Win2k und Linux, eXtream Programming (XP), SW-Test, Teamarbeit.

✓ **Mikrosystemtechnik (MST)**

2+0 SWS, WS

Einführung, typ. Mikrosysteme, Realisierungsalternativen, Klassifizierung der mikrooptischen, mikromechanischen und mikroelektronischen Komponenten, vertikale und laterale Strukturierungstechniken, mikromechanische Strukturierungstechniken.

✓ **Systementwurf unter industriellen Randbedingungen (SIR)**

2+0 SWS, WS, Blockveranstaltung

Anhand von praktischen Beispielen aus der Industrie: Produkt-, Vorgaben, Regeln und Auflagen für Produktentwicklung, Qualitätsbegriff, Qualitätsmanagement, Phasenorientierter, Reviews, Dokumentation, Projektmanagement, Projektorganisation, Planung, Steuerung und Kontrolle, Arbeitstechniken und Zeitmanagement, Kommunikation.

✓ **Labor Schaltungsdesign (LSD)**

0+4 SWS, WS, Blockveranstaltung

Entwurf elektronischer Schaltungen, wie z.B. als Bindeglied zwischen Mikrocontrollern/ FPGAs und Sensoren/Aktoren, Auswahl benötigter Bauteile, Verschaltung von Baugruppen, Aufbau des Gesamtsystems, Schaltungsdesign, Erstellung von Layouts, Schaltungsaufbau und Test.

✓ **Seminar: Eingebettete Systeme (EiS)**

0+2 SWS, WS/SS

Im Seminar werden gegebene Themen, die eng mit der Forschungsarbeit des Instituts mit besonderem Schwerpunkt auf eingebettete Systeme verzahnt sind selbständig bearbeitet. Typische Beispiele sind Literatur- und Markt-Recherchen. Zudem werden Präsentationstechniken und Vortragsstil geübt. Ein 4-6 seitiges Short-Paper und ein 20 min. Vortrag werden erstellt.

Vom IMS angebotene wählbare Modellfächer

✓ **Integrierte Systeme und Schaltungen (ISS)**

2+1 SWS, WS

Systementwurf, Systemspezifikation, Auswahl von Lösungskonzepten, Signalkonditionierung, A/D und D/A- Wandlung, Besonderheiten analoger Systeme, digitale Signalverarbeitung, Ausgangsstufen zur Ansteuerung von Aktoren.

✓ **Nanoelektronik (Nano)**

2+0 SWS, SS

Moore's Law, Roadmap der Mikroelektronik, Potenzial der Silizium-Technologie, neue ultimative MOSFETs, Nanoelektronische Bauelemente, Einzelelektronentransistor, Nanoskalige Speicher, Molekular-elektronische Bauelemente, Nanostrukturierung, Bauelemente für Quantencomputer.

✓ **Seminar: Eingebettete Schaltkreise und Detektoren (ESuD)**

2+0 SWS, WS/SS

Aus den Forschungsschwerpunkten des Instituts werden vor Semesterbeginn Themen zu den Bereichen "Detektoren" und "Eingebettete Schaltkreise" an die Teilnehmer vergeben, die dann von diesen selbstständig bearbeitet werden. Die Teilnehmer fertigen eine schriftliche Ausarbeitung über Ihr Thema an und stellen das Ergebnis ihrer Arbeit im Rahmen des Seminars mit einer Präsentation vor.

✓ **Praktikum Adaptive Sensorelektronik (PAS)**

0+4 SWS, WS/SS

Im Praktikum wird der Einsatz der PSoC- Bausteine anhand der Aufbereitung von Sensorsignalen unterschiedlichster Art erarbeitet. Es werden die zur Verfügung stehenden Funktionsblöcke für Verstärker, aktive Filter, verschiedene konfigurierbare A/D-Wandler und digitale Elemente so angepasst, dass das Sensorsignal digital verarbeitet werden kann. Die Ergebnisse der Verarbeitung werden dann durch konfigurierbare D/A-Wandler und Ausgangsverstärker zur Ansteuerung von Aktoren aufbereitet.

✓ **Praktikum Schaltungsdesign mit FPGA (PFPGA)**

0+4 SWS, WS/SS

Altera® Quartus II Entwicklungssystem, Aufbau und Test eines Faltungscodierers, Erstellung einfacher digitaler Filter, parametrische Filter, Vergleich beider Typen, Messung der Filter und Diskussion der Ergebnisse.

Masterarbeit am ITIV / IMS

✓ (Team-) Masterarbeiten

Masterarbeiten können jederzeit, auch außerhalb des Vorlesungszeitraums begonnen und bearbeitet werden!

Im Rahmen von Masterarbeiten werden sowohl praktische als auch theoretische Aufgabenstellungen aus den verschiedenen Forschungsbereichen der Institute selbständig bearbeitet. Auf diese Weise können Studierende sich direkt in die aktuellen und hochinteressanten Forschungsprojekte der Institute einbringen. Die Dauer der Arbeit beträgt 6 Monate.

*Aktuelle Themen hängen in Schaukästen der Institute sowie im Internet aus. Dennoch ist ein **persönliches Gespräch** mit den Betreuern empfehlenswert, da häufig zusätzliche Themen möglich sind, oder die genaue Aufgabenstellung an die Wünsche des Studierenden angepasst werden kann.*

Studienberatung

Internetpräsenz ITIV: <http://www.itiv.kit.edu>

Modellberater ITIV: Dipl.- Ing. Stephanie Friederich - Tel.: 0721 608- 46135
M. Sc. Andreas Lauber – Tel.: 0721 608- 45232

Email: modellberatung@itiv.kit.edu

Gebäude 30.10, Engesserstraße 5

Internetpräsenz IMS: <http://www.ims.kit.edu>

Modellberater IMS: Dr. Stefan Wunsch – Tel.: (0721) 608-44449
Email: stefan.wuensch@kit.edu

Gebäude 06.41, Hertzstraße 16, Westhochschule

Übersicht Studienmodell 21 - System-on-Chip

1. Pflichtmodule (Feste Modellfächer)

Sem.	Vorl.Nr.	Lehrveranstaltung	SWS V+Ü	LP
SS	23498 23499	Numerische Methoden	2+1	5
SS	23616 23618	Communication Systems and Protocols	2+1	5
SS	23605 23607	System and Software Engineering	2+1	5
WS	23407 23409	Mikrowellentechnik	2+1	5
WS	23125 23127	Integrierte Signalverarbeitungssysteme	2+1	5
SS	23608 23610	Hardware Modeling und Simulation	2+1	4
SS	23619 23621	Hardware-Synthese und -Optimierung	3+1	6
WS	23660	VLSI-Technologie	2+0	3
WS	23664 23666	Design analoger Schaltkreise	2+1	4
SS	23683 23685	Design digitaler Schaltkreise	2+1	4
WS/SS	23612	Praktikum Entwurf digitaler Systeme	0+4	6
Summe			34	52

2. Wahlmodule (Wählbare Modellfächer)

Sem.	Vorl.Nr.	Lehrveranstaltung	SWS V+Ü	LP
WS	23620 23623	Hardware/Software Codesign	2+1	4
WS/SS	23614	Seminar: Eingebettete Systeme	2+0	3
WS/SS	23627	Seminar: Entwurf elektronischer Systeme und Mikrosysteme	2+0	3
WS	23638	Labor Schaltungsdesign	0+4	6
SS	23640	Praktikum Software Engineering	0+4	6
WS	23641	Systementwurf unter industriellen Randbedingungen	2+0	3
SS	23642 23644	Systems Engineering for Automotive Eletronics	2+1	4
WS	23611	Software Engineering	2+0	3
WS	23625	Mikrosystemtechnik	2+0	3
WS/SS	23672	Praktikum Adaptive Sensorelektronik	0+4	6
WS/SS	23674	Praktikum Schaltungsdesign mit FPGA	0+4	6
WS	23688 23690	Integrierte Systeme und Schaltungen	2+1	4
SS	23668	Nanoelektronik	2+0	3
WS/SS	23679	Seminar: Eingebettete Schaltkreise und Detektoren	2+0	3
WS	23678	Detektoren für die Astronomie und Raumfahrt	2+0	3
SS	23420 23422	Mikrowellenmesstechnik	2+1	3
WS	23441	Active Integrated Circuits for Millimeter-Wave	2+0	3
SS	23060	Rechnergestützter Schaltungsentwurf	2+0	3
SS	23240	Sensorsysteme	2+0	3

Unter schriftlicher Zustimmung des Studienberaters kann auch ein entsprechendes anderes Fach oder Seminar der Fakultät für Elektrotechnik und Informationstechnik oder einer anderen Fakultät gewählt werden.

Studienplan leicht gemacht

Bereits zu Beginn des Masterstudiums sollte eine Beratung zur Planung des "Individuellen Studienplans" mit einem der Studienberater stattfinden.

Spätestens **zur Anmeldung der Masterarbeit** muss dieser **Studienplan** vom Modellberater genehmigt und beim Masterprüfungsamt (MPA, IEH, Geb. 30.36, 2.OG.) eingereicht werden. Dieser individuelle Studienplan legt fest, welche Fächer im Rahmen des Masterstudiums gehört werden bzw. welche davon in die Masternote einfließen.

Notenbildung

Jede Lehrveranstaltung hat abhängig von der Semesterwochenstundenzahl (SWS) einen Gewichtungsfaktor, mit der sie in die Gesamtnote eingeht. Folgende Gruppen von Lehrveranstaltungen werden dabei berücksichtigt:

✓ Feste Modellfächer	52 LP
✓ Wählbare Modellfächer	18 LP
✓ Schlüsselqualifikationen	6 LP
✓ Industriepraktikum	15 LP
✓ Masterarbeit	30 LP

Summe	121 LP
-------	--------

Im „Individuellen Studienplan“ werden nun alle Modellfächer, feste als auch wählbare namentlich inklusive der Vorlesungsnummer, der Semesterwochenstundenzahl (SWS) und der Leistungspunkte (LP) aufgelistet.

Da nur **70 LP** zur Berechnung der Masternote genutzt werden, muss der Studierende bei Überschreiten dieser Stundenzahl die zusätzlich abgelegten Prüfungsleistungen

beim MPA mit einem *Antrag als Zusatzfächer* festlegen. Diese werden bei der Berechnung der Gesamtnote nicht berücksichtigt, aber im Masterzeugnis aufgeführt.

Randbedingungen

Folgende Randbedingungen werden für den Modellplan vorgegeben, und sind daher für alle Studierende im Modell 21 verpflichtend:

- ✓ 70 LP aus festen und wählbaren Modellfächern (aus ihnen wird die Endnote berechnet!).
- ✓ Es dürfen bis zu 30 LP mehr im Modellplan als später im Zeugnis stehen. Geprüfte Zusatzfächer können mit Note im Zeugnis aufgeführt werden, gehen aber nicht in die Berechnung der Gesamtnote ein.
- ✓ Schlüsselqualifikationen mit 6 LP sind verpflichtend.
- ✓ **Fremdsprachenkenntnisse** müssen nachgewiesen werden (z.B. durch: Besuch einer englischsprachigen Vorlesung oder aber auch durch Abitur).

Persönliche Notizen

Persönliche Notizen

Errata

Änderung im Pflichtbereich

- ✓ **Die Vorlesung Optimization of Dynamic Systems ersetzt die nicht mehr angebotene Vorlesung Integrierte Signalverarbeitungssysteme im Pflichtbereich!**

Neue Lehrveranstaltungen im Wahlbereich

- ✓ **Praktikum System-On-Chip (SOC),**
0+4 SWS, WS
Wird erneut angeboten.

Errata

Änderung im Pflichtbereich

- ✓ **Die Vorlesung Optimization of Dynamic Systems ersetzt die nicht mehr angebotene Vorlesung Integrierte Signalverarbeitungssysteme im Pflichtbereich!**

Neue Lehrveranstaltungen im Wahlbereich

- ✓ **Praktikum System-On-Chip (SOC),**
0+4 SWS, WS
Wird erneut angeboten.